

# THÈSE DE DOCTORAT DE

L'UNIVERSITÉ DE RENNES 1  
COMUE UNIVERSITÉ BRETAGNE LOIRE

ÉCOLE DOCTORALE N° 601  
*Mathématiques et Sciences et Technologies  
de l'Information et de la Communication*  
Spécialité : Informatique

Par

**Minyu CUI**

## **Energy Quality Time Fault Tolerant Task Mapping on Multicore Architectures**

Thèse présentée et soutenue à Rennes , le 24/06/2022

Unité de recherche : IRISA (UMR 6074), Institut de Recherche en Informatique et Systèmes Aléatoires

### **Rapporteurs avant soutenance :**

Christophe JEGO Professeur des Universités, Bordeaux INP  
Smail NIAR Professeur des Universités, Université Polytechnique Hauts-de-France

### **Composition du Jury :**

Examineurs :	Daniel CHILLET	Professeur des Universités, Université Rennes1
	Christophe JEGO	Professeur des Universités, Bordeaux INP
	Smail NIAR	Professeur des Universités, Université Polytechnique Hauts-de-France
	Claire PAGETTI	Ingénieur de recherche HDR, ONERA
Dir. de thèse :	Emmanuel CASSEAU	Professeur des Universités, Université de Rennes 1
Co-enc. de thèse :	Angeliki KRITIKAKOU	Maître de Conférences, Université de Rennes 1

---

**Titre :** Ordonnancement de tâches sur architectures multicoeurs avec des contraintes d'énergie, de temps réel et de tolérance aux fautes

**Mot clés :** architectures multicoeurs, ordonnancement temps réel, tolérance aux fautes, consommation d'énergie

**Résumé :** Le contexte de cette thèse est l'ordonnancement de tâches sur architectures multiprocesseurs et avec prise en compte de la tolérance aux fautes. Dans ce contexte, la technique de DVFS (Dynamic Voltage and Frequency Scaling) est généralement utilisée pour économiser l'énergie des processeurs. Malheureusement, lorsque la fréquence et/ou la tension est réduite, l'énergie diminue mais la fiabilité diminue également. A l'inverse, l'utilisation de fréquences et ou tensions plus élevées permet d'augmenter la fiabilité mais au dépend de l'augmentation de la consommation d'énergie.

Dans le cadre de cette thèse, pour minimiser la consommation d'énergie tout en respectant les contraintes de temps réel et de fiabilité, le principe retenu est de combiner la technique du DVFS pour limiter la consommation d'énergie et la réplication

de certaines tâches pour satisfaire la contrainte de fiabilité.

La méthode proposée a d'abord été formalisée sous la forme d'un problème de programmation non linéaire mixte en nombre entier, problème ensuite transformé en un problème équivalent de programmation linéaire mixte en nombres entiers pour sa résolution. Afin de réduire le temps nécessaire pour trouver une solution, une technique de type heuristique est ensuite proposée. Les expérimentations montrent que les heuristiques proposées permettent d'obtenir des résultats quasi optimaux, avec un temps de calcul faible par rapport à ceux obtenus par des solveurs, et, en comparaison avec d'autres approches heuristiques de la littérature, permettent d'obtenir une consommation d'énergie plus faible tout en étant capable d'aboutir plus souvent à des solutions.

---

**Title:** Energy-Quality-Time Fault Tolerant Task Mapping on Multicore Architectures

**Keywords:** multicore architectures, real-time scheduling, fault tolerance, energy consumption

**Abstract:** The context of this thesis is the mapping of tasks on multicore architectures and taking fault tolerance into account. In this context, the technique of DVFS (Dynamic Voltage and Frequency Scaling) is generally used to save energy. Unfortunately, when frequency and/or voltage is reduced, energy decreases but reliability also decreases. Conversely, the use of higher frequencies and/or voltages increases the reliability but at the expense of increased energy consumption.

In the context of this thesis, to minimize energy consumption while respecting real-time and reliability constraints, the principle we adopted is to combine the DVFS technique to limit energy consumption and the replication of certain tasks to sat-

isfy the reliability constraint.

The proposed method was first formalized as a mixed integer nonlinear programming problem, then transformed into an equivalent mixed integer linear programming problem for its resolution. In order to reduce the time needed to find a solution, a heuristic-based technique is then proposed. Experiments show that the proposed heuristics make it possible to obtain almost optimal results, with a low computation time compared to those obtained by solvers, and, in comparison with other heuristic-based approaches of the literature, make it possible to obtain a lower energy consumption while being able to come up with solutions more often.